

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-026707

(43)Date of publication of application : 25.01.2002

(51)Int.Cl.

H03K 17/08

H03F 1/30

H03F 1/52

H03K 17/687

(21)Application number : 2000-205723

(71)Applicant : NISSAN MOTOR CO LTD

(22)Date of filing : 06.07.2000

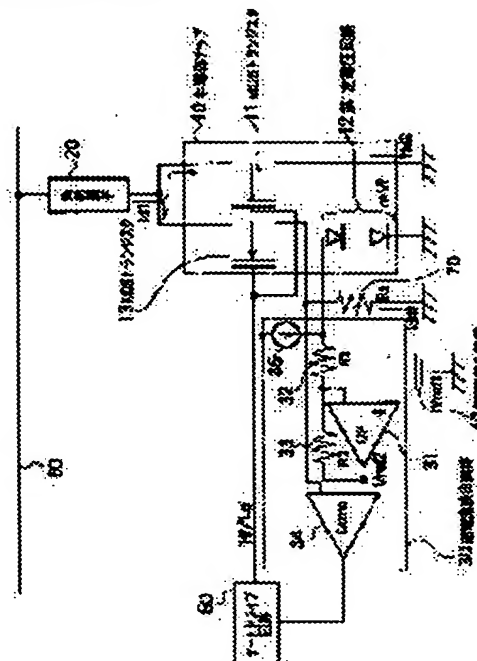
(72)Inventor : MATSUZAKI SHIGENOBU
IWASHIMA MAKOTO

(54) OVERCURRENT PROTECTION DEVICE FOR MOS TRANSISTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an overcurrent protection device for MOS transistor(TR) that can obtain stable operating characteristics, independently of a temperature change.

SOLUTION: An operational amplifier circuit 31 calculates a difference between output voltages of 1st and 2nd constant voltage circuits 12, 40, provides an output of a voltage Vref2 corresponding to the difference, and a comparator circuit 34 compares the output voltage Vref2 from the operational amplifier circuit 31 with a terminal voltage Vs of a sensing resistor Rs connected to a source of a current mirror MOS TR 13. Then a control circuit 50 corrects the control voltage given to the gates of a load driving MOS TR 11 and the current mirror MOS TR 13, on the basis of the result of comparison by the comparator circuit. Thus, the current mirror type overcurrent protection device can reduce the effect of a temperature onto an overcurrent detecting current caused by a temperature coefficient of an ON-resistance of the MOS TRs.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-26707

(P2002-26707A)

(43) 公開日 平成14年1月25日 (2002.1.25)

(51) Int.Cl. ⁷	識別記号	F I	チーコード [*] (参考)
H03K 17/08		H03K 17/08	C 8 J 0 5 8
H03F 1/30		H03F 1/30	A 5 J 0 9 0
	1/52		B 5 J 0 9 1
H03K 17/687		H03K 17/687	A

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号 特願2000-205723 (P2000-205723)

(22) 出願日 平成12年7月6日 (2000.7.6)

(71) 出願人 000003867

日産自動車株式会社

神奈川県横浜市神奈川区宝町2番地

(72) 発明者 松▲崎▼ 重伸

神奈川県横浜市神奈川区宝町2番地 日産

自動車株式会社内

(72) 発明者 堀島 誠

神奈川県横浜市神奈川区宝町2番地 日産

自動車株式会社内

(74) 代理人 100083806

弁理士 三好 秀治 (外8名)

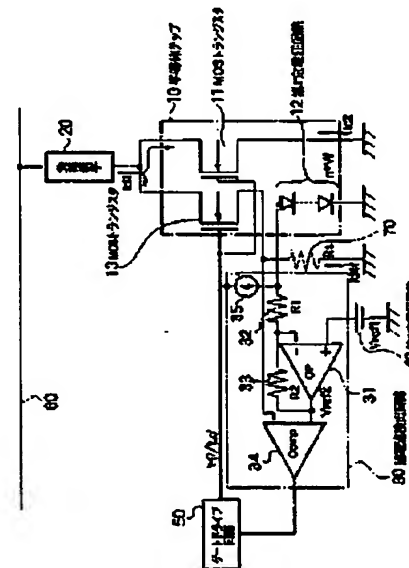
最終頁に続く

(54) 【発明の名称】 MOSトランジスタの過電流保護装置

(57) 【要約】

【課題】 温度変化によらず安定した動作特性が得られるMOSトランジスタの過電流保護装置を提供する。

【解決手段】 演算増幅回路31において、第1及び第2の定電圧回路12、40の出力電圧の差を演算し、その差に応じた電圧 V_{ref2} を出力し、比較回路34でこの演算増幅回路の出力電圧 V_{ref2} とカレントミラーMOSトランジスタ13のソースに接続されたセンス抵抗 R_s の端子電圧 V_s とを比較する。そして制御回路50が負荷駆動用MOSトランジスタ11とカレントミラーMOSトランジスタ13とのゲートへの制御電圧をこの比較回路による比較結果に基づいて補正する。これにより、カレントミラー型過電流保護装置において、MOSトランジスタのオン抵抗の温度係数による過電流検知電流値の温度による影響を少なくすることができる。



(2)

特開2002-26707

1

【特許請求の範囲】

【請求項1】 半導体基板上に集積された負荷駆動用MOSトランジスタ及びこれと並列なカレントミラーMOSトランジスタと、

前記カレントミラーMOSトランジスタのソースに接続されたセンス抵抗と、

前記半導体基板上に形成された、追放段のダイオードで成る第1の定電圧回路と、

温度依存性の少ない第2の定電圧回路と、

前記第1の定電圧回路の出力電圧を第1の抵抗を介して入力する第1の入力端と、前記第2の定電圧回路の出力電圧を入力する第2の入力端と、出力端とを有し、かつ前記第1の入力端と出力端との間に第2の抵抗が接続され、前記第1及び第2の定電圧回路の出力電圧の差を演算すると共にその差に応じた電圧を出力する演算増幅回路と、

前記演算増幅回路の出力電圧と前記センス抵抗の端子電圧とを比較する比較回路と、

前記負荷駆動用MOSトランジスタとカレントミラーMOSトランジスタとのゲートへの制御電圧を前記比較回路による比較結果に基づいて補正する制御回路とを備えて成るMOSトランジスタの過電流保護装置。

【請求項2】 半導体基板上に設けられた負荷駆動用MOSトランジスタと、

前記半導体基板上に形成された、追放段のダイオードで成る第1の定電圧回路と、

温度依存性の少ない第2の定電圧回路と、

前記第1の定電圧回路の出力電圧を第1の抵抗を介して入力する第1の入力端と、前記第2の定電圧回路の出力電圧を入力する第2の入力端と、出力端とを有し、かつ前記第1の入力端と出力端との間に第2の抵抗が接続され、前記第1及び第2の定電圧回路の出力電圧の差を演算すると共にこの差に応じた電圧を出力する演算増幅回路と、

前記演算増幅回路の出力電圧と負荷駆動用MOSトランジスタのドレイン電圧とを比較する比較回路と、

前記負荷駆動用MOSトランジスタのゲートへの制御電圧を前記比較回路による比較結果に基づいて補正する制御回路とを備えて成るMOSトランジスタの過電流保護装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、パワー素子であるMOSトランジスタの過電流を保護するための過電流保護装置に関する。

【0002】

【従来の技術】従来、パワー素子であるMOSトランジスタに対するカレントミラー型の過電流保護装置として、例えば、コロナ社発行の「パワーデバイス・パワーICハンドブック」、第156ページに記載されたよう

2

なものが知られている。この従来のカレントミラー型の過電流保護装置は、図4に示すような構成である。

【0003】図4において、10は半導体チップ、11はこの半導体チップ10上に形成されたMOSトランジスタ、13はカレントミラーMOSトランジスタ、20は負荷素子、30はコンパレータ回路(Comp)、40は定電圧(Vref)回路、50はゲートドライブ回路、60は電源ライン、70はセンス抵抗(Rs)である。

【0004】この従来の過電流保護装置の動作について説明する。ゲートドライブ回路50から「Hi」信号が出力され、MOSトランジスタ11及びカレントミラーMOSトランジスタ13がオンになっている状態で、負荷素子20に故障等が発生して短絡した場合、MOSトランジスタ11及びカレントミラーMOSトランジスタ13を介して電源ライン60とGNDが短絡され、短絡電流Idlが流れる。この短絡電流Idlの内、IdlがMOSトランジスタ11側に流れ、Idlがカレントミラートランジスタ13側に流れる。この短絡電流Idlが流れ続けると、MOSトランジスタ11及びカレントミラーMOSトランジスタ13は破壊に至る。

【0005】カレントミラーMOSトランジスタ13に流れる短絡電流Idlとこのトランジスタ13のオン抵抗 $m \cdot R_{on}$ (ここで、mはミラー比)と、センス抵抗13の抵抗値Rsにより規定されるセンス電圧Vsは、次の数1式のようにになる。

【0006】

【数1】

$$V_s = \frac{R_s \cdot R_{on}}{m \cdot R_{on} + R_s} \cdot Idl$$

このセンス電圧Vsと、定電圧回路40の出力電圧Vrefとをコンパレータ回路34により比較し、 $V_s \geq V_{ref}$ になった場合、コンパレータ回路34はゲートドライブ回路50に対してMOSトランジスタ11及びカレントミラーMOSトランジスタ13のゲート部を閉じるような信号の出力を要求する。

【0007】これを受けてゲートドライブ回路50は「Lo」信号を出力し、MOSトランジスタ11及びカレントミラーMOSトランジスタ13はオフし、短絡電流Idlを遮断してデバイス破壊を防ぐ。このときのカレントミラーMOSトランジスタ13の短絡電流Idlは、数2式に示すものである。

【0008】

【数2】

$$Idl = \left(\frac{m}{R_s} + \frac{1}{R_{on}} \right) \cdot V_s = \left(\frac{m}{R_s} + \frac{1}{R_{on}} \right) \cdot V_{ref}$$

【0009】

【発明が解決しようとする課題】ところが、このような従来のカレントミラー型の過電流保護装置の場合、カレントミラーMOSトランジスタ13のオン抵抗とセンス抵抗70の抵抗値Rsとの比で決まるセンス電圧を定電圧

(3)

特開2002-26707

4

回路40の出力電圧Vrefと比較する構成であるため、次のような問題点があった。すなわち、カレントミラーMOSトランジスタ13のオン抵抗Ronの温度係数によりセンス電圧は温度特性をもつため、検知電流値も温度特性を持つことになる。例えば、検知電流値Id3は、カレントミラーMOSトランジスタ13のオン抵抗Ronの温度係数を考慮すると、次の数3式で表わされる。

【0010】

【数3】

$$Id3 = V_{ref} \cdot \left[\frac{m}{R_s} + \frac{1}{R_{on} \cdot \{1 + \alpha \cdot (T - T_0)\}} \right]$$

ここで、 α はオン抵抗Ronの温度係数である。

【0011】このパワーMOSトランジスタのオン抵抗の温度係数 α は非常に大きいことが知られており、例えば、 $\alpha = 0.35\%/^{\circ}\text{C}$ である。すると、オン抵抗Ronは $-40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ の範囲で $-25\% \sim 45\%$ 程度変動することになる。一方、比較電圧Vrefには、BGR回路のような温度依存性のほとんどない定電圧回路40の出力電圧が使用される。このため、数3式で示されるような検知電流Id3は、MOSトランジスタ13のオン抵抗Ronの温度係数により大きく変動し、 $-40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ の範囲で $-30\% \sim 30\%$ 程度変動することになる。

【0012】このように、従来のMOSトランジスタの過電流保護装置では、過電流検知電流がMOSトランジスタのオン抵抗の温度係数により大きく変動し、安定した作動特性が得られない問題点があった。

【0013】本発明はこのような従来の問題点に鑑みてなされたもので、温度変化によらず安定した作動特性が得られるMOSトランジスタの過電流保護装置を提供することを目的とする。

【0014】

【課題を解決するための手段】請求項1の発明のMOSトランジスタの過電流保護装置は、半導体基板上に集積された負荷駆動用MOSトランジスタ及びこれと並列なカレントミラーMOSトランジスタと、前記カレントミラーMOSトランジスタのソースに接続されたセンス抵抗と、前記半導体基板上に形成された、過電流のダイオードで成る第1の定電圧回路と、温度依存性の少ない第2の定電圧回路と、前記第1の定電圧回路の出力電圧を第1の抵抗を介して入力する第1の入力端と、前記第2の定電圧回路の出力電圧を入力する第2の入力端と、出力端とを有し、かつ前記第1の入力端と当該出力端との間に第2の抵抗が接続され、前記第1及び第2の定電圧回路の出力電圧の差を演算すると共にその差に応じた電圧を出力する演算増幅回路と、前記演算増幅回路の出力電圧と前記センス抵抗の端子電圧とを比較する比較回路と、前記負荷駆動用MOSトランジスタとカレントミラーMOSトランジスタとのゲートへの制御電圧を前記比較回路による比較結果に基づいて補正する制御回路とを

備えたものである。

【0015】請求項2の発明のMOSトランジスタの過電流保護装置は、半導体基板上に設けられた負荷駆動用MOSトランジスタと、前記半導体基板上に形成された、過電流のダイオードで成る第1の定電圧回路と、温度依存性の少ない第2の定電圧回路と、前記第1の定電圧回路の出力電圧を第1の抵抗を介して入力する第1の入力端と、前記第2の定電圧回路の出力電圧を入力する第2の入力端と、出力端とを有し、かつ前記第1の入力端と出力端との間に第2の抵抗が接続され、前記第1及び第2の定電圧回路の出力電圧の差を演算すると共にこの差に応じた電圧を出力する演算増幅回路と、前記演算増幅回路の出力電圧と負荷駆動用MOSトランジスタのドレイン電圧とを比較する比較回路と、前記負荷駆動用MOSトランジスタのゲートへの制御電圧を前記比較回路による比較結果に基づいて補正する制御回路とを備えたものである。

【0016】

【発明の効果】請求項1の発明のMOSトランジスタの過電流保護装置では、演算増幅回路において、第1及び第2の定電圧回路の出力電圧の差を演算し、その差に応じた電圧を出力し、比較回路でこの演算増幅回路の出力電圧とカレントミラーMOSトランジスタのソースに接続されたセンス抵抗の端子電圧とを比較する。そして制御回路が負荷駆動用MOSトランジスタとカレントミラーMOSトランジスタとのゲートへの制御電圧をこの比較回路による比較結果に基づいて補正し、過電流を検知した場合にはMOSトランジスタのゲートをオフさせる。

【0017】これにより、カレントミラー型過電流保護装置において、MOSトランジスタのオン抵抗の温度係数による過電流検知電流値の温度による影響を少なくすることができる。

【0018】請求項2の発明のMOSトランジスタの過電流保護装置では、演算増幅回路において、第1及び第2の定電圧回路の出力電圧の差を演算し、その差に応じた電圧を出力し、比較回路でこの演算増幅回路の出力電圧と負荷駆動用MOSトランジスタのドレイン電圧とを比較する。そして制御回路が負荷駆動用MOSトランジスタのゲートへの制御電圧をこの比較回路による比較結果に基づいて補正し、過電流を検知した場合にはMOSトランジスタのゲートをオフさせる。

【0019】これにより、ドレイン型の過電流保護装置において、MOSトランジスタのオン抵抗の温度係数による過電流検知電流値の温度による影響を少なくすることができる。

【0020】

【発明の実施の形態】以下、本発明の実施の形態を図に基づいて詳説する。図1は本発明の第1の実施の形態のカレントミラー型のMOSトランジスタの過電流保護装

(4)

特開2002-26707

5

6

置の回路構成を示している。

【0021】半導体チップ10内にMOSトランジスタ11と第1の定電圧回路12であるn段(nは適当な自然数)直列のダイオードと、カレントミラーMOSトランジスタ13が形成されている。このダイオード12の出力電圧の温度係数が、MOSトランジスタ11のオン抵抗 R_{on} の温度係数と逆符号の場合の構成は、以下のようになる。

【0022】MOSトランジスタ11のソース電極はグラウンドGNDに、ドレイン電極は負荷素子20を介して電源ライン60に接続されている。カレントミラーMOSトランジスタ13のソース電極はセンス抵抗(R_s)70に、ドレイン電極はMOSトランジスタ11のドレイン電極に接続され、MOSトランジスタ11、13が並列接続されている。

【0023】第1の定電圧回路12であるダイオードのカソード部はGNDに接続されている。またこのダイオードのアノード部は過電流検知回路30内の定電流源35と、第1の抵抗素子(R_1)32の一端とに接続されている。この過電流検知回路30は、この定電流源35と、第1の抵抗素子32と、第2の抵抗素子(R_2)33と、演算増幅回路(OP)31と、コンパレータ回路(Comp)34により構成されている。第1の抵抗素子32の他端は、第2の抵抗素子33の一端と、演算増幅回路31の反転入力とに接続されている。

【0024】第2の定電圧回路40は従来例の定電圧回路と同様のもので、温度依存性がほとんどないものである。この第2の定電圧回路40の一端はGNDに接続され、他端は演算増幅回路31の非反転入力に接続されている。この演算増幅回路31の出力は、第2の抵抗素子33の他端とコンパレータ回路34の一端の入力とに接続されている。

【0025】このコンパレータ回路34の他端の入力には、カレントミラーMOSトランジスタ13のソース電極とセンス抵抗70の一端とが接続され、このセンス抵抗70の端子間電圧が入力されるようにしてある。コンパレータ回路34の出力端子は、ゲートドライブ回路50に接続されている。

【0026】このゲートドライブ回路50の出力は、MOSトランジスタ11とカレントミラーMOSトランジスタ13とのゲートに接続され、これらのトランジスタ11、13に「Hi」/「Lo」の信号を与えてこれらをオン/オフ制御する。

【0027】また第1の定電圧回路12であるダイオードの出力電圧の温度係数が、MOSトランジスタ11のオン抵抗 R_{on} の温度係数と同符号の場合に構成は、演算増幅回路31の反転入力、非反転入力が逆になるが、その他の構成は上記と同一である。

【0028】次に、第1の実施の形態の過電流保護装置の動作を説明する。ゲートドライブ回路50から「Hi」

信号が出力され、MOSトランジスタ11及びカレントミラーMOSトランジスタ13がオンになっている状態で、負荷素子20に故障等が発生して短絡した場合、MOSトランジスタ11及びカレントミラーMOSトランジスタ13を介して電源ライン60とGNDが短絡され、短絡電流 I_{d1} が流れる。この短絡電流 I_{d1} の内、 I_{d2} がMOSトランジスタ11側に流れ、 I_{d4} がカレントミラーMOSトランジスタ13側に流れる。この短絡電流 I_{d1} が流れ続けると、MOSトランジスタ11及びカレントミラーMOSトランジスタ13は破壊に至る。

【0029】そこで、カレントミラーMOSトランジスタ13に流れる短絡電流 I_{d4} とこのトランジスタ13のオン抵抗 $m \cdot R_{on}$ (ここで、 m はミラー比)と、センス抵抗13の抵抗値 R_s により規定されるセンス電圧 V_s を求め、このセンス電圧 V_s と、第2の定電圧回路40の出力電圧 V_{ref2} とをコンパレータ回路34により比較し、 $V_s \geq V_{ref2}$ になった場合、コンパレータ回路34はゲートドライブ回路50に対してMOSトランジスタ11及びカレントミラーMOSトランジスタ13のゲート部を閉じるような信号の出力を要求する。

【0030】これを受けてゲートドライブ回路50は「Lo」信号を出力し、MOSトランジスタ11及びカレントミラーMOSトランジスタ13はオフし、短絡電流 I_{d1} を遮断してデバイス破壊を防ぐ働きをする。

【0031】さらにこの動きを詳しく説明する。半導体チップ10内のMOSトランジスタ11及びカレントミラーMOSトランジスタ13のオン抵抗 R_{on} の温度係数は、従来例と同様に $\alpha\%/^{\circ}\text{C}$ (>0)とし、MOSトランジスタ11のオン抵抗 R_{on1} に対してカレントミラーMOSトランジスタ13のオン抵抗を $m \cdot R_{on}$ (m はミラー比)とする。また第1の定電圧回路12であるダイオードの段数を n 、1段当たりの順方向電圧を V_f 、この順方向電圧の温度係数を $\beta\text{V}/^{\circ}\text{C}$ (<0)とし、さらにセンス抵抗70の抵抗値を R_s とする。

【0032】このとき、センス抵抗70の端子間電圧であるセンス電圧 V_s は、MOSトランジスタ13に流れる電流を I_{d4} として、次の数4式で表わされる。

【0033】

【数4】

$$V_s = \frac{I_{d4}}{\frac{m}{R_s} + \frac{1}{R_{on} \cdot \{1 + \alpha \cdot (T - 25)\}}}$$

ここで、 T は温度($^{\circ}\text{C}$)である。

【0034】次に、このセンス電圧 V_s とコンパレータ回路34で比較する基準電圧 V_{ref2} は、次のようになる。

【0035】

【数5】

$$V_{ref2} = \left(1 + \frac{R_2}{R_1}\right) \cdot V_{ref1} - \frac{R_2}{R_1} \cdot n \cdot \{V_f + \beta \cdot (T - 25)\}$$

センス電圧 V_s が基準電圧 V_{ref2} より大きくなったときに

(5)

特開2002-26707

7

過電流と検知されるので、上記の数4、5式より、 $v_{s2} \geq v_{ref2}$ である。

【0036】よって、このときの過電流検知電流値 $Id4$ は、次の数6式のようになる。

【0037】

【数6】

$$Id4 = \frac{\left(1 + \frac{R2}{R1}\right) \cdot Vref1 - \frac{R2}{R1} \cdot n \cdot \{Vf + \beta \cdot (T - 25)\}}{\frac{m}{Rs} + \frac{1}{Ron \cdot (1 + \alpha \cdot (T - 25))}}$$

このように示される過電流検知電流値 $Id4$ の温度による影響が、従来の回路構成の温度による影響に比べて小さくなることは、次に示すとおりである。

【0038】本実施の形態の回路構成の温度による検知電流変化率 $d(Id4)/dT$ の全温度範囲における平均値が、従来の回路構成の温度による検知電流変化率 $d(Id3)/dT$ の全温度範囲における平均値より小さければ本実施の形態の回路構成に効果があることが確認できる。

【0039】本実施の形態の回路構成の検知電流変化率 $d(Id4)/dT$ の全温度範囲 $(-40 \sim 150^\circ\text{C})$ にお

$$f4' = \left\{ \left[\frac{m}{Rs} + \frac{1}{Ron \cdot (1 + 125\alpha)} \right] \cdot \{Vref1 \cdot (1 + r) - r \cdot n \cdot (Vf + 125\beta)\} - \left[\frac{m}{Rs} + \frac{1}{Ron \cdot (1 - 65\alpha)} \right] \cdot \{Vref1 \cdot (1 + r) - r \cdot n \cdot (Vf - 65\beta)\} \right\}$$

【数10】

$$f3' = \left\{ \left[\frac{m}{Rs} + \frac{1}{Ron \cdot (1 + 125\alpha)} \right] \cdot Vref1 - \left[\frac{m}{Rs} + \frac{1}{Ron \cdot (1 - 65\alpha)} \right] \cdot Vref1 \right\}$$

これらより、

【数11】 $f3'(r) > f4'(r)$

を満足するような $r (= R2/R1)$ を設定することにより、本実施の形態の回路構成の過電流保護装置において過電流検知電流値の温度による影響を、従来の回路構成の温度による影響より小さくすることが可能となる。

【0043】これに具体的な数値を入れと計算すると、次の通りである。MOSトランジスタ11のオン抵抗値を $Ron = 2 \text{ m}\Omega$ (25°C)、ミラー比 $m = 1000$ 、オン抵抗の温度係数を $\alpha = 0.35\%/^\circ\text{C}$ 、第1の定電圧回路12のダイオードの段数を $n = 3$ 、順方向電圧を $Vf = 0.7 \text{ V}$ (25°C)、センス抵抗値 $Rs = 1 \Omega$ 、順方向電圧の温度係数を $\beta = -0.002 \text{ V}/^\circ\text{C}$ 、第2の定電圧回路40の出力電圧を $Vref1 = 1.2$ とする。

【0044】数9～数11式を r について解くと、次のようになる。

【0045】

【数12】 $0 < r < 0.37$

となる。

【0046】つまり、本実施の形態の回路構成におい

8

* ける平均値 $f4$ は、次の式7のようになる。

【0040】

【数7】

$$f4 = \frac{\int_{-40}^{150} \frac{d(Id4)}{dT} \cdot dT}{150 - (-40)}$$

また従来の回路構成の場合の検知電流変化率 $d(Id3)/dT$ の全温度範囲における平均値 $f3$ は、次の数8式のようになる。

【0041】

【数8】

$$f3 = \frac{\int_{-40}^{150} \frac{d(Id3)}{dT} \cdot dT}{150 - (-40)}$$

ここで、 $150 - (-40) > 0$ であるので、 $R2/R1 = r$ として、数7、8式を計算すると、それぞれ次の数9式、数10式のようになる。

【0042】

【数9】

て、 $R2/R1$ を適切な値に設定することで、従来の回路構成に比べ、検知電流値に対するMOSトランジスタのオン抵抗 Ron の温度係数による影響を小さくすることができるのである。

【0047】なお、図2には本実施の形態の回路構成において、数12式を満足する $R2/R1 = 0.1, 0.2, 0.3$ の場合と、従来の回路構成の場合の検知電流値の温度特性を示し、その効果を確認した。

【0048】次に、本発明の第2の実施の形態の過電流保護装置について説明する。図3に示す第2の実施の形態の過電流保護装置は、ドレイン電圧検知型であることを特徴とする。

【0049】図3において、半導体チップ10内にMOSトランジスタ11と第1の定電圧回路12である n 段直列のダイオードを有している。このダイオードの出力電圧の温度係数が、MOSトランジスタ11のオン抵抗 Ron の温度係数と逆符号の場合の構成は、以下のようになる。MOSトランジスタ11のソース電極はグランドGNDに、ドレイン電極は負荷素子20を介して電源ライン60に接続されている。第1の定電圧回路12のダ

9

イオードのカソード部はGNDに接続されている。またこのダイオードのアノード部は、過電流検知回路30内の定電流源35と、第1の抵抗素子32の一端に接続されている。過電流検知回路30は、この定電流源35と、第1の抵抗素子32と、第2の抵抗素子33と、演算増幅回路(OP)31と、コンパレータ回路(Comp)34より構成されている。

【0050】第1の抵抗素子(R1)32の他端は、第2の抵抗素子(R2)33の一端と演算増幅回路31の反転入力とに接続されている。第2の定電圧回路40の一端はGNDに、他端は演算増幅回路31の非反転入力に接続されている。この演算増幅回路31の出力は、第2の抵抗素子33の他端と、コンパレータ回路34の一端の入力とに接続されている。なお、第2の定電圧回路40は第1の実施の形態と同様であり、温度依存性のほとんどないものである。

【0051】コンパレータ回路34の他端の入力には、MOSトランジスタ11のドレイン電極が接続されている。このコンパレータ回路34の出力端子は、ゲートドライブ回路50に接続されている。

【0052】ゲートドライブ回路50の出力は、MOSトランジスタ11とカレントミラーMOSトランジスタ13のゲートに接続されている。

【0053】また第1の定電圧回路12であるダイオードの出力電圧の温度係数は、MOSトランジスタ11のオン抵抗Ronの温度係数と同符号の場合の構成は、演算増幅回路31の反転入力、非反転入力が逆になるが、その他の構成は上記と同一である。

【0054】次に、上記の構成の第2の実施の形態の過電流保護装置の動作を説明する。ゲートドライブ回路50の作用は第1の実施の形態と同様である。そしてその動作特性は、次の通りである。

【0055】半導体チップ10内のMOSトランジスタ11のオン抵抗Ronの温度係数は、第1の実施の形態と同様に $\alpha\%/^{\circ}\text{C}$ (>0)とし、また第1の定電圧回路12のダイオードの段数を n 、1段当たりの順方向電圧を V_f 、この電圧 V_f の温度係数を $\beta\%/^{\circ}\text{C}$ (<0)とする。

【0056】MOSトランジスタ11のドレイン電圧 V_d は、MOSトランジスタ11のオン抵抗Ronとして、次の数13式で表わされる。

【0057】

【数13】

$$V_d = I_{d1} \cdot R_{on} \cdot \{1 + \alpha \cdot (T - 25)\}$$

ここで、 I_{d1} はドレイン電流、 T は温度である。

【0058】次に、このドレイン電圧 V_d とコンパレータ回路34で比較する基準電圧 V_{ref2} は次の数14式で表わされる。

【0059】

【数14】

(5)

特開2002-26707

10

$$V_{ref2} = \left(1 + \frac{R2}{R1}\right) \cdot V_{ref1} - \frac{R2}{R1} \cdot n \cdot \left\{V_f + \beta \cdot (T - 25)\right\}$$

ドレイン電圧 V_d が基準電圧 V_{ref2} より大きくなったときに過電流と検知されるので、上記の数13、14式より、 $V_d \geq V_{ref2}$ となる。よって、このときの過電流検知電流値 I_{d1} は、次の数15式のようになる。

【0060】

【数15】

$$I_{d1} = \frac{\left(1 + \frac{R2}{R1}\right) \cdot V_{ref1} - \frac{R2}{R1} \cdot n \cdot \left\{V_f + \beta \cdot (T - 25)\right\}}{R_{on} \cdot \{1 + \alpha \cdot (T - 25)\}}$$

この数15式で示した過電流検知電流値 I_{d1} の温度 T による変化率が1ならば、 I_{d1} の温度による影響がなくなることになる。よって、数15式の両辺を T で微分すると、次の数16式のようになる。

【0061】

【数16】

$$\frac{d(I_{d1})}{dT} = \alpha \cdot \frac{\frac{R2}{R1} \cdot n \cdot \left(V_f - \frac{\beta}{\alpha}\right) - V_{ref1} \cdot \left(1 + \frac{R2}{R1}\right)}{R_{on} \cdot \{1 + \alpha \cdot (T - 25)\}^2}$$

ここで、 $d(I_{d1})/dT = 0$ とすると、 $R2/R1$ は次の数17式のようになる。

【0062】

【数17】

$$\frac{R2}{R1} = \frac{V_{ref1}}{n \cdot \left(V_f - \frac{\beta}{\alpha}\right) - V_{ref1}}$$

このような条件を満たす第1、第2の抵抗素子 $R1$ 、 $R2$ を設定すれば、MOSトランジスタ11のオン抵抗Ronの温度による影響をなくすることが可能となる。

【0063】このときの過電流検知電流値 I_{d1} は、数15式より、次の数18式となり、

【数18】

$$I_{d1} = \frac{V_{ref1}}{R_{on}} \cdot \frac{-n \cdot \frac{\beta}{\alpha}}{n \cdot \left(V_f - \frac{\beta}{\alpha}\right) - V_{ref1}}$$

温度 T の項がなく、温度の影響を受けないことが分かる。任意の過電流検知電流値 I_{d1} にするためには、第2の定電圧回路40の出力電圧 V_{ref1} を変えることにより可能となる。

【0064】次に、具体的な数値を用いて示すことにする。MOSトランジスタ11のオン抵抗を $R_{on} = 2 \text{ m}\Omega$ (25°C)、オン抵抗の温度係数を $\alpha = 0.35\%/^{\circ}\text{C}$ 、第1の定電圧回路12のダイオードの段数を $n = 3$ 、順方向電圧を $V_f = 0.7 \text{ V}$ (25°C)、順方向電圧の温度係数を $\beta = -0.002 \text{ V}/^{\circ}\text{C}$ 、第2の定電圧回路40の出力電圧 $V_{ref1} = 1.2 \text{ V}$ とする。

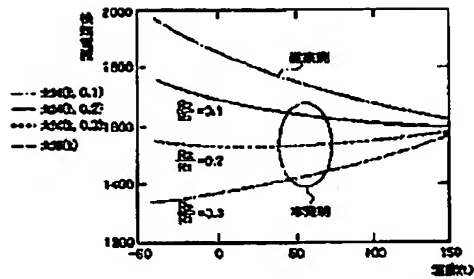
【0065】数17式より、 $R2/R1$ は次の数19式のようになる。

50

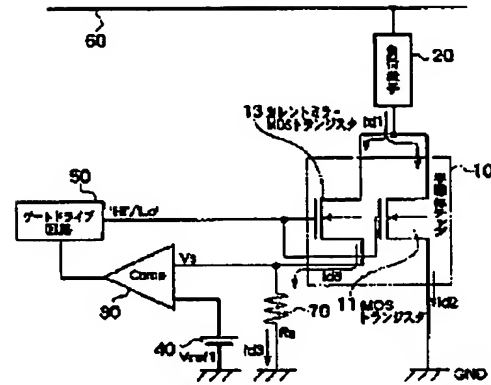
(3)

特開2002-26707

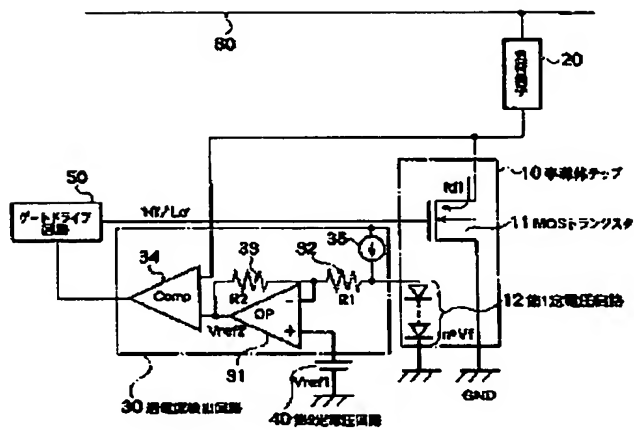
【図2】



【図4】



【図3】



(9)

特開2002-26707

フロントページの続き

F ターム(参考) SJ055 AXG2 AX53 BX16 CX07 DX13
DX22 DX50 DX52 DX83 EX02
EX07 EY01 EY12 EY21 EZ04
EZ09 EZ10 EZ65 FX05 FX08
FX12 FX19 FX32 FX38 GX01
GX06
SJ090 AAD3 AA43 CA02 CA56 CN01
FA04 FA17 FN10 HA10 HA19
HA25 HN07 KA09 KA17 KA28
MA13 TA01 TA02
SJ091 AAD3 AA43 CA02 CA56 FA04
FP01 FP05 GP01 HA10 HA17
HA19 HA25 KA09 KA17 KA28
MA13 TA01 TA02